

طراحی و شبیه‌سازی اینورتر شبه منبع امپدانس بهبود یافته حاوی یک کلید فعال با ضریب بوست بالا

شاهین فیاض^۱، مجید حسین پور^۲، فرزاد صدقاتی^۳

^۱گروه مهندسی برق و کامپیوتر، دانشگاه محقق اردبیلی، اردبیل، ایران، [hossein.fayaz72@gmail.com](mailto:hosseini.fayaz72@gmail.com)

^۲گروه مهندسی برق و کامپیوتر، دانشگاه محقق اردبیلی، اردبیل، ایران، hoseinpour.majid@uma.ac.ir

^۳گروه مهندسی برق و کامپیوتر، دانشگاه محقق اردبیلی، اردبیل، ایران، farzad.sedaghati@uma.ac.ir

چکیده - در این مقاله، یک ساختار جدید برای اینورتر شبه منبع امپدانس با یک سویچ فعال از نوع $(EB-ASqZSI)$ با ضریب بوست بالا ارائه شده است. ساختار پیشنهادی مزایای ضریب بوست بالا، جریان ورودی پیوسته و زمین مشترک بین منبع ورودی و ساق‌های اینورتر را بطور همزمان دارا می‌باشد. این ساختار نسبت به اینورتر شبه منبع امپدانس حاوی سویچ فعال $(EB-ASqZSI)$ دارای یک سلف و دو دیود کمتر و یک خازن بیشتر بوده و میزان بوست ولتاژ آن بیشتر از دو برابر میزان بوست ساختار مورد مقایسه می‌باشد. اینورتر پیشنهادی به علت ضریب بوست بالا، دارای بازه اتصال کوتاه خیلی پایین و شاخص مدولاسیون بالاتری خواهد بود که منجر به کاهش اعوجاج هارمونیک در ولتاژ خروجی می‌شود. شایان ذکر است ساختار پیشنهادی در شاخص مدولاسیون واحد، توانایی افزایش دو برابری ولتاژ ورودی DC را دارا می‌باشد. از طرف دیگر، ساختار پیشنهادی در مقایسه با ساختارهای رایج شده اخیر به ازای بهره ولتاژ خروجی یکسان از نظر استرس سویچ، تعداد اجزای پسیو و ریبیل جریان ورودی دارای برتری محسوس می‌باشد. اصول عملکرد و روابط ریاضیاتی حاکم بر ساختار پیشنهادی تحلیل شده و در محیط *Matlab/Simulink* شبیه‌سازی شده است. نتایج شبیه‌سازی بیانگر صحت عملکرد ساختار پیشنهادی می‌باشد.

کلمات کلیدی: ضریب بوست بالا، تنش ولتاژ کم، اینورتر شبه منبع امپدانس، شبکه شبه منبع امپدانس حاوی سویچ فعال

تاکنون ساختارهای متعددی با هدف بهبود ضریب بوست در

شاخص مدولاسیون بالا پیشنهاد شده است [۳]. در [۳] با اضافه کردن اجزای پسیو (دیود، خازن و سلف) در شبکه منبع امپدانس ضریب بوست بیشتر ارائه شده است. در [۴] و [۵] به ترتیب از ترکیب خازن سویچ شونده (SC) و سلف سویچ شونده (SL) و تعمیم یافته آن‌ها در ساختار شبکه شبه منبع امپدانس استفاده شده که این ساختارها باعث افزایش بهره ولتاژ خروجی شده است. علاوه بر این در [۶] برای دستیابی به ضریب بوست بالاتر ساختار شبه منبع امپدانس با ضریب بوست بهبود یافته $(EB-qZSI)$ استفاده شده است. در [۷] به منظور بهبود بهره ولتاژ خروجی و نیز پروفیل جریان ورودی، شبکه شبه منبع امپدانس با خاصیت بوست فعال

۱- مقدمه

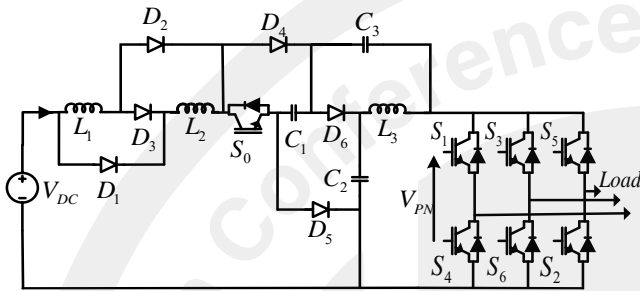
مبدل منبع امپدانس برای اولین بار توسط آقای پنک در سال ۲۰۰۳ معرفی شد [۱] که شامل دو شبکه منبع امپدانس بین اینورتر و منبع ورودی DC می‌باشد. این ساختار مطابق شکل (۱)، از دو خازن، یک دیود و دو سلف تشکیل شده است که مشکل زمان مرده را برای کلیدزنی ساق‌های اینورتر حل نمود. در [۲] اینورتر شبه منبع امپدانس $(qZSI)$ پیشنهاد شده است که دارای ضریب بوست برابر با اینورتر منبع امپدانس متداول بوده و نسبت به آن مزایایی از قبیل ریتینگ کمتر اجزای پسیو، جریان ورودی پیوسته و زمین مشترک بین ساق‌های اینورتر و منبع ولتاژ DC ورودی را دارا می‌باشد.

^۱ Enhance Boost Active Switch Quasi Z-Source Inverter

^۲ Quasi Z-Source Inverter

^۳ Enhance Boost Quasi Z-Source Inverter

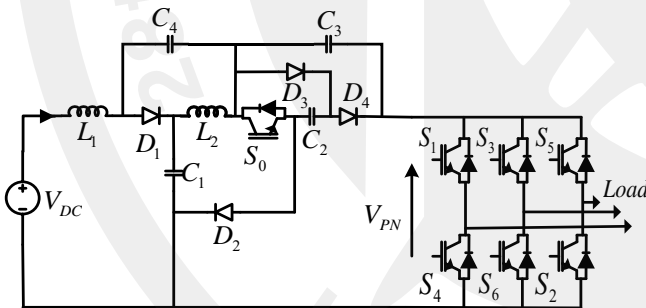
ساختار این مقاله بدین شرح است. در بخش دوم آنالیز اصول عملکرد حالت دائمی و استخراج ضریب بهره ولتاژ ارایه خواهد شد. روند طراحی پارامترهای مداری ساختار پیشنهادی در بخش سوم ارایه شده است. در بخش چهارم مقایسه ساختار پیشنهادی با ساختارهای ارایه شده اخیر و نهایتاً در بخش پنجم و ششم به ترتیب نتایج شبیه‌سازی و نتیجه‌گیری ارایه خواهد شد.



شکل ۲: اینورتر بهبود یافته با یک سوئیچ فعال [۱۳]

۲- اصول عملکردی مبدل پیشنهادی

شکل (۳) ساختار اینورتر شبه منبع امپدانس با یک کلید فعال پیشنهادی را نشان می‌دهد. در این قسمت اصول عملکرد و استخراج بهره ولتاژ اینورتر پیشنهادی بیان شده است. برای سادگی کار همه المان‌های ساختار پیشنهادی ایده‌آل فرض می‌شوند.

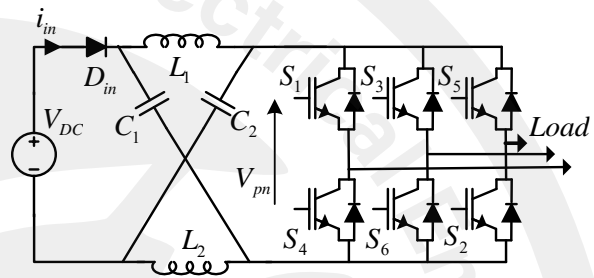


شکل ۳: اینورتر پیشنهادی بهبود یافته بهره ولتاژ بالا با یک سوئیچ فعال

۲-۱- آنالیز عملکرد حالت دائمی

عملکرد اینورتر پیشنهادی مشابه اینورتر شبه منبع امپدانس متداول از دو حالت اتصال کوتاه و غیر اتصال کوتاه تشکیل شده است. برای این هدف بار خروجی به صورت یک منبع جریان به موازات ساق‌های اینورتر در نظر گرفته می‌شود. شماتیک مداری این دو حالت در شکل (۴) نشان داده شده است.

^۴(qSBI) ارائه شده است این ساختار نسبت به اینورتر شبه منبع امپدانس متداول دارای عناصر پسیو کمتر و یک سوئیچ اضافی در شبکه منبع امپدانس بوده و راندمان بالاتری توسط آن حاصل می‌شود. با جایگذاری سلول‌های SL به جای سلف در شبکه (qSBI) ساختار ^۵(SL-qSBI) به وجود می‌آید [۸]. با این وجود استرس ولتاژ برای اجزای اکتیو و پسیو و جریان ریپل ورودی افزایش می‌یابد. به طرز مشابه با اضافه کردن سلول‌های SC به شبکه ^۶(qSBI)، (SC-qZBI) ها که ضریب بوست بالایی دارند ارائه شدند [۹].



شکل ۱: اینورتر منبع امپدانس [۱]

وجود زمین مشترک بین منبع ورودی DC و ساق‌های اینورتر از جریان ناشی جلوگیری می‌کند و باعث افزایش راندمان، کاهش هزینه و سایز اینورتر می‌شود [۱۰]. در [۱۱] با اینکه ساختار جدید برای اینورتر شبه منبع امپدانس با تعداد اجزای پسیو کمتر ارایه شده است اما در این ساختارها بین منبع ولتاژ DC و ساق‌های اینورتر زمین مشترک وجود ندارند. برای رفع ایراد مذکور، ساختار (EB-ASqZSI) در [۱۲] ارایه شده که دارای ضریب بوست یکسان با مراجع [۱۱] و [۱۰] می‌باشد ولی تعداد اجزای پسیو بیشتری نسبت به آن‌ها دارد. در [۱۳] ساختار (EB-ASqZSI) با اجزای پسیو بیشتر نسبت به [۱۲] ارائه شده است که دارای زمین مشترک بوده و نیز میزان بوست ولتاژ آن افزایش یافته است.

در این مقاله، ساختار جدید برای اینورتر شبه منبع امپدانس با یک سوئیچ فعال به منظور تولید بهره ولتاژ بالا و بدون کوپلاژ مغناطیسی ارائه شده است. ساختار پیشنهادی از تغییر اتصال المان‌های اینورتر شبه منبع امپدانس (EB-ASqZSI) نشان داده شده در شکل (۲) حاصل می‌شود. ساختار پیشنهادی مزایای ضریب بوست بالا، جریان ورودی پیوسته و زمین مشترک بین منبع ورودی و ساق‌های اینورتر را بطور همزمان دارا بوده و در شاخص مدولاسیون واحد، قادر به افزایش دو برابری ولتاژ ورودی DC می‌باشد.

⁶ Switch capacitor Quasi Switch Boost Inverter

⁴ Quasi Switch Boost Inverter

⁵ Switch Inductor Quasi Switch Boost Inverter

۲-۱-۲ حالت غیر اتصال کوتاه

در این حالت مطابق شکل (۴-ب) کلید اضافی S_0 خاموش شده و ساق‌های اینورتر در حالت عادی کلیدزنی می‌شوند. دیودهای D_1 ، D_2 و D_3 بایاس مستقیم و دیود D_4 بایاس معکوس می‌شوند. انرژی سلف L_1 و منبع ورودی DC روی خازن C_1 دشارژ شده و خازن C_2 توسط سلف L_1 و L_2 و منبع ورودی DC شارژ شده و هم‌چنین خازن C_4 توسط سلف L_2 شارژ می‌شود. به دلیل بالا بودن ظرفیت خازن‌های C_1 ، C_2 ، C_3 و C_4 فرکانس کلیدزنی آن‌ها، ولتاژ خازن‌ها ثابت فرض شده است. در این حالت نیز خازن‌های C_2 ، C_3 با هم موازی شده و ولتاژ آن‌ها با هم برابر خواهد بود. ضمناً انرژی ذخیره شده در سلف‌های L_1 و L_2 و نیز خازن C_3 که با منبع ولتاژ DC سری می‌باشد، به سمت بار منتقل می‌شود. مدت زمان عملکرد حالت غیر اتصال کوتاه با 1-D تعریف شده و با اعمال KVL و KCL معادلات زیر به دست می‌آید.

$$\begin{cases} L_1 \frac{di_{L_1}}{dt} = V_{dc} - V_{C_1} \\ L_2 \frac{di_{L_2}}{dt} = V_{C_1} - V_{C_2} \\ \hat{V}_{PN} = V_{C_2} + V_{C_3} \end{cases} \quad (۳)$$

$$\begin{cases} C_1 \frac{dv_{C_1}}{dt} - C_4 \frac{dv_{C_4}}{dt} = I_{L_1} - I_{L_2} \\ C_2 \frac{dv_{C_2}}{dt} + C_4 \frac{dv_{C_4}}{dt} = I_{L_2} - I_{PN} \\ C_3 \frac{dv_{C_3}}{dt} = -I_{PN} \\ C_1 \frac{dv_{C_1}}{dt} + C_2 \frac{dv_{C_2}}{dt} = I_{L_1} - I_{PN} \end{cases} \quad (۴)$$

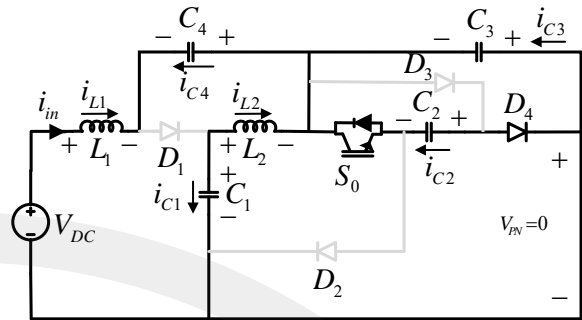
۳-۱-۲ استخراج ضریب بوست

با توجه به این که مطابق قانون ولت - ثانیه در حالت دائمی متوسط ولتاژ دو سر یک سلف در یک دوره‌ی تناوب برابر صفر است، با استفاده از روابط (۱) و (۳) می‌توان نوشت:

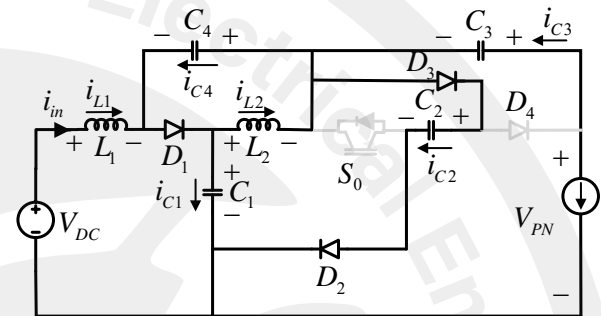
$$D(V_{dc} + V_{C_1} + V_{C_4}) + (1-D)(V_{dc} - V_{C_1}) = 0 \quad (۵)$$

$$D(V_{C_1} + V_{C_2}) + (1-D)(V_{C_1} - V_{C_2}) = 0 \quad (۶)$$

$$\int_0^T V_{L_1} dt - \int_0^T V_{L_2} dt = 0 \Rightarrow V_{dc} - V_{C_2} + V_{C_3} = 0 \quad (۷)$$



(الف)



(ب)

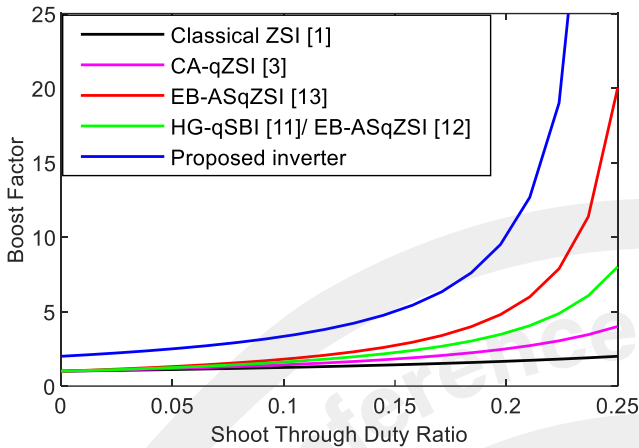
شکل ۴: مدار معادل اینورتر پیشنهادی (الف) حالت اتصال کوتاه (ب) حالت غیر اتصال کوتاه

۲-۱-۱-۲ حالت اتصال کوتاه

در این حالت مطابق شکل (۴-الف) تمام سوئیچ‌های S_0 تا S_6 فعال و ساق‌های اینورتر اتصال کوتاه می‌شوند. دیودهای D_1 ، D_2 و D_3 بایاس معکوس و دیود D_4 بایاس مستقیم می‌شوند. ولتاژ ورودی DC و خازن C_3 و C_4 روی سلف L_1 و خازن‌های C_3 و C_4 روی سلف L_2 دشارژ می‌شوند. خازن‌های C_2 و C_3 با هم موازی شده و ولتاژ آن‌ها با هم برابر خواهد بود. روابط KCL و KCL حاکم بر المان‌های مدار در بازه اتصال کوتاه (D) مطابق معادلات زیر به دست می‌آید.

$$\begin{cases} L_1 \frac{di_{L_1}}{dt} = V_{dc} + V_{C_2} + V_{C_4} \\ L_2 \frac{di_{L_2}}{dt} = V_{C_1} + V_{C_2} \\ L_1 \frac{di_{L_1}}{dt} - L_2 \frac{di_{L_2}}{dt} = V_{dc} + V_{C_4} - V_{C_1} \\ \hat{V}_{PN} = 0, \quad V_{C_2} = V_{C_3} \end{cases} \quad (۱)$$

$$\begin{cases} C_1 \frac{dv_{C_1}}{dt} = -I_{L_2} \\ C_4 \frac{dv_{C_4}}{dt} = -I_{L_1} \\ C_2 \frac{dv_{C_2}}{dt} + C_3 \frac{dv_{C_3}}{dt} = -I_{L_1} - I_{L_2} \end{cases} \quad (۲)$$



شکل ۵: مقایسه بهره ولتاژ اینورتر پیشنهادی با سایر ساختارها برحسب بازه اتصال کوتاه

به طرز مشابه با اعمال KCL در بازه اتصال کوتاه، اندازه خازن‌ها مطابق رابطه (۱۳) طراحی می‌شود.

$$\begin{cases} C_1 = \frac{DT_s(2-2D)I_{PN}}{x_C \% V_{C1}(1-4D)K_{sh}} \\ C_2 = C_3 = \frac{DT_s(2-2D)I_{PN}}{x_C \% V_{C2}(1-4D)K_{sh}} \\ C_4 = \frac{DT_s(2-2D)I_{PN}}{x_C \% V_{C4}(1-4D)K_{sh}} \end{cases} \quad (13)$$

۴- مقایسه عملکرد ساختار پیشنهادی با ساختارهای دیگر

در این بخش ساختار پیشنهادی از حیث میزان توانایی افزایش ولتاژ (ضریب بوست)، تعداد المان‌های مداری و استرس ولتاژ خازن‌ها و سویچ‌ها با ساختارهای ارایه شده اخیر مورد مقایسه قرار می‌گیرد.

۴-۱- مقایسه توانایی بوست

با در نظر گرفتن روش بوست ثابت برای تولید بازه اتصال کوتاه، نسبت کاری اتصال کوتاه (D) توسط مقدار شاخص مدولاسیون (M) مطابق رابطه $D=1-M$ محدود می‌شود. در شکل (۶) مقایسه بهره ولتاژ ساختار پیشنهادی با سایر ساختارها بر حسب ضریب مدولاسیون ارایه شده است. ساختار پیشنهادی به ازای شاخص مدولاسیون یکسان دارای ضریب بهره بالاتری می‌باشد. شایان ذکر است ساختار پیشنهادی در شاخص مدولاسیون واحد، توانایی افزایش دو برابری ولتاژ ورودی DC را دارا می‌باشد که مزیت قابل ملاحظه‌ای برای این ساختار می‌باشد.

از معادلات (۵) و (۶) ولتاژ خازن‌ها و ولتاژ لینک DC اینورتر پیشنهادی بدست می‌آید.

$$V_{C1} = \frac{1-2D}{1-4D}V_{dc}$$

$$V_{C2} = V_{C3} = \frac{1}{1-4D}V_{dc} \quad (8)$$

$$V_{C4} = \frac{2D}{1-4D}V_{dc}$$

$$V_{S0} = V_{C2} = \frac{1}{1-4D}V_{dc} \quad (9)$$

$$\hat{V}_{PN} = V_{C2} + V_{C3} = \frac{2}{1-4D}V_{dc} \quad (10)$$

Error! Reference source not found. نمودار بهره ولتاژ ساختار پیشنهادی و پنج ساختار اینورتر منبع امپدانس متداول [۱]، اینورتر شبه منبع امپدانس مبتنی بر خازن [۳]، سویچ اینورتر با ضریب بوست بهبود یافته [۱۱]، اینورتر شبه منبع امپدانس با یک کلید فعال [۱۲] و [۱۳] را بر حسب سیکل کاری D نشان می‌دهد. همانطوریکه در این شکل قابل مشاهده است برای بهره ولتاژ یکسان، ساختار پیشنهادی نسبت به پنج ساختار دیگر به بازه اتصال کوتاه کمتری نیاز دارد. هر چه بازه اتصال کوتاه یک ساختار کمتر باشد، استرس ولتاژ سویچ‌های اینورتر کاهش یافته و نیز شاخص مدولاسیون می‌تواند افزایش بیشتری یابد. می‌دانیم که THD ولتاژ خروجی اینورتر با افزایش شاخص مدولاسیون کاهش می‌یابد.

۳- طراحی پارامترهای اجزای پسیو ساختار پیشنهادی

طبق اصول آنالیز عملکرد ساختار پیشنهادی ارایه شده در بخش قبل، سلف‌ها توسط خازن‌ها شارژ شده و جریان سلف‌ها در حالت اتصال کوتاه به طور خطی افزایش می‌یابد.

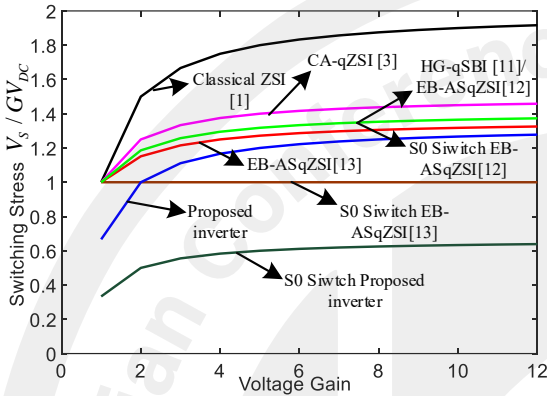
$$\begin{cases} L_1 \frac{di_{L1}}{dt} = V_{dc} + V_{C2} + V_{C4} = \frac{2-2D}{1-4D}V_{dc} \\ L_2 \frac{di_{L2}}{dt} = V_{C1} + V_{C2} = \frac{2-2D}{1-4D}V_{dc} \end{cases} \quad (11)$$

با استفاده از رابطه (۱۱) اندازه سلف‌ها مطابق رابطه زیر محاسبه می‌شود

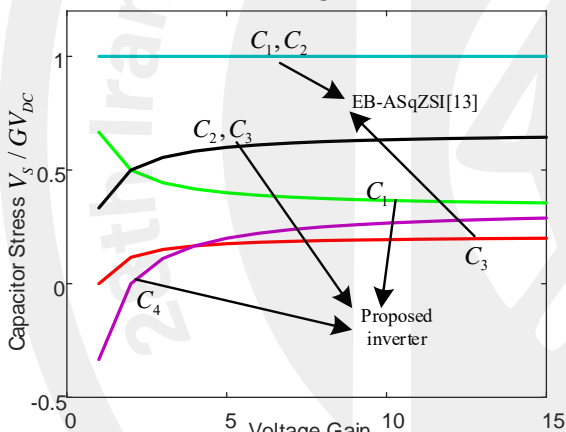
$$L_1 = L_2 = \frac{DT_s(2-2D)V_{dc}}{x_L \% I_{L1}(1-4D)K_{sh}} \quad (12)$$

که $x_L \%$ حداکثر دامنه نوسان مجاز برای جریان سلف است و K_{sh} تعداد دفعات وقوع اتصال کوتاه در یک دوره تناوب می‌باشد.

شکل (۸) مقایسه استرس ولتاژ خازن‌های اینورتر پیشنهادی با اینورتر شبه منبع امپدانس بهبود یافته با یک کلید فعال [۱۳] را به ازای بهره ولتاژ یکسان نشان می‌دهد با توجه به این شکل، استرس ولتاژ همه خازن‌های ساختار پیشنهادی بسیار کمتر از استرس ولتاژ خازن ساختار شبه امپدانس بهبود یافته با یک کلید فعال به جز خازن C_1 می‌باشد.



شکل ۷: مقایسه استرس ولتاژ سوئیچ اینورتر پیشنهادی با سایر ساختارها



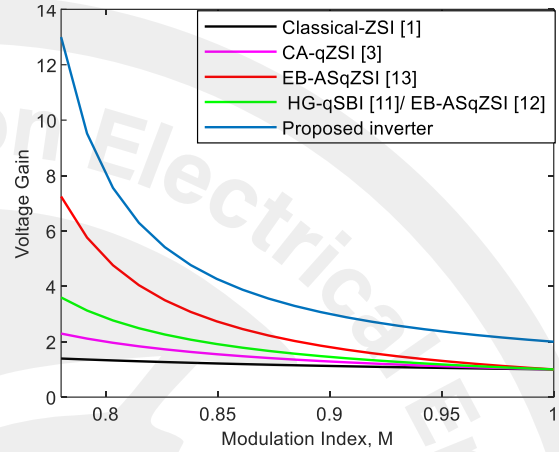
شکل ۸: مقایسه استرس ولتاژ خازن‌های اینورتر پیشنهادی با ساختار شبه منبع امپدانس بهبود یافته با یک کلید فعال

۵- نتایج شبیه‌سازی

برای بررسی صحت عملکرد مبدل پیشنهادی، نتایج شبیه‌سازی در محیط نرم افزار Matlab/Simulink ارائه شده است. مقادیر پارامترهای مبدل پیشنهادی در جدول ۲ نشان داده شده است. برای تولید ولتاژ موثر ۱۱۰ ولت در خروجی بایستی بازه اتصال کوتاه اینورتر پیشنهادی ۰/۱۶۲ در نظر گرفته شود، طبق رابطه (۱۰) بهره ولتاژ برابر با ۵/۱۹ حاصل خواهد شد و ضریب بوست برابر با ۵/۶۶۷ می‌باشد. اندازه ولتاژ خروجی DC (V_{PN}) برابر با ۳۴۰ ولت حاصل می‌شود.

۲-۴- مقایسه از نظر تعداد المان‌ها

مقایسه ساختار پیشنهادی با سایر ساختارها از نظر المان‌های اکتیو و پسیو (سوئیچ، دیود، خازن و سلف) در جدول (۱) ارائه شده است. با توجه به این جدول، مرجع [۱۱] و [۱۲] دارای المان‌های



شکل ۶: مقایسه بهره ولتاژ اینورتر پیشنهادی با سایر ساختارها بر حسب ضریب مدولاسیون

کمتر و مرجع [۱۳] دارای المان بیشتر نسبت به اینورتر پیشنهادی می‌باشند. در ضمن مرجع [۱۱] دارای زمین مشترک نبوده ولی مرجع [۱۲] این مشکل را حل نموده و المان‌های آن افزایش یافته است. ساختار پیشنهادی در مقایسه این سه ساختار از نظر بهره ولتاژ دارای برتری محسوس می‌باشد.

جدول ۱: مقایسه تعداد المان‌های ساختارهای مورد مقایسه

	تعداد سوئیچ	تعداد دیود	تعداد خازن	تعداد سلف
EB-ASqZSI [12]	۱	۴	۲	۲
HG-Qsbi [11]	۱	۲	۲	۲
EB-ASqZSI [13]	۱	۶	۳	۳
ساختار پیشنهادی	۱	۴	۴	۲

۳-۴- مقایسه از نظر استرس ولتاژ خازن‌ها و سوئیچ‌ها

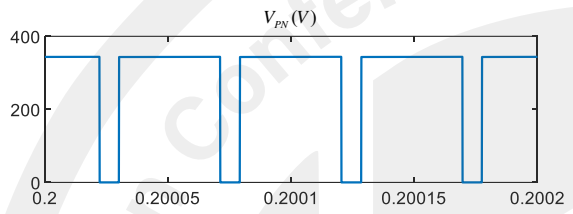
شکل (۷)، مقایسه استرس ولتاژ کلید ساختار پیشنهادی و ساختارهای مورد مقایسه را به ازای بهره ولتاژ یکسان نشان می‌دهد. با توجه به این شکل، استرس ولتاژ کلیدهای اینورتر پیشنهادی کمتر از سایر ساختارهای مقایسه شده می‌باشد. هم چنین استرس سوئیچ شبکه امپدانس اینورتر پیشنهادی از سوئیچ‌های شبکه امپدانس و نیز سوئیچ‌های ساق‌های اینورترهای مورد مقایسه بسیار کمتر می‌باشد.

در شکل ۱۰-الف) ولتاژ DC خروجی شبکه منبع امپدانس نشان داده شده است و در شکل‌های ۱۰-ب)، ۱۰-پ) و ۱۰-ت) به ترتیب شکل موج‌های ولتاژ خازن‌های C_1 ، C_2 ، C_3 و C_4 قابل مشاهده است. در شکل ۱۰-د) نیز جریان عبوری از سلف‌های L_1 و L_2 قابل مشاهده است. شبکه شبه منبع امپدانس پیشنهادی به درستی ولتاژ DC ورودی برابر با ۶۰ ولت را به ۳۴۰ ولت در ورودی طبقه اینورتر تبدیل نموده و ولتاژ فاز موثر ۱۱۰ ولت در خروجی اینورتر حاصل شده است.

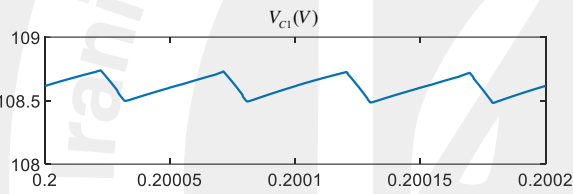
جدول ۲: مقادیر پارامترهای اینورتر پیشنهادی

پارامتر مبدل پیشنهادی	مقدار
ولتاژ ورودی V_{DC}	۶۰ ولت
فرکانس کلیدزنی fs	۱۰ کیلوهرتز
ضریب مدولاسیون	۰٫۹۱۵
بازه اتصال کوتاه D	۰٫۱۶۲
مقاومت بار R_o	۵۰ اهم
سلف L_1 و L_2	۱ میلی هانری
خازن C_1 ، C_2 ، C_3 ، C_4	۴۷۰ میکروفاراد

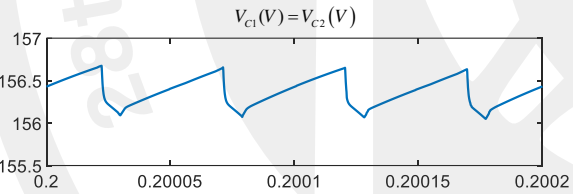
در شکل ۹-الف) و ۹-ب) به ترتیب شکل موج ولتاژ خروجی فاز و خط نشان داده شده است. در شکل ۹-پ) نیز شکل موج جریان ورودی قابل مشاهده می‌باشد. با توجه به این شکل موج جریان هجومی ناچیز در مقایسه با ساختارهای دیگر و نیز پیوسته بودن جریان ورودی قابل ملاحظه است که تایید می‌کند مبدل پیشنهادی برای کاربردهای تجدیدپذیر نظیر انرژی خورشیدی گزینه مناسبی خواهد بود.



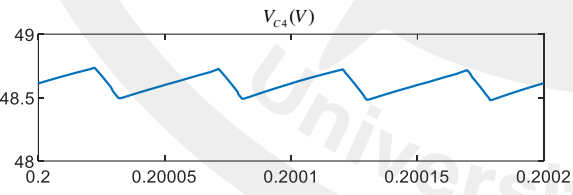
الف)



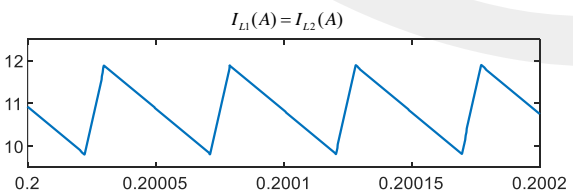
ب)



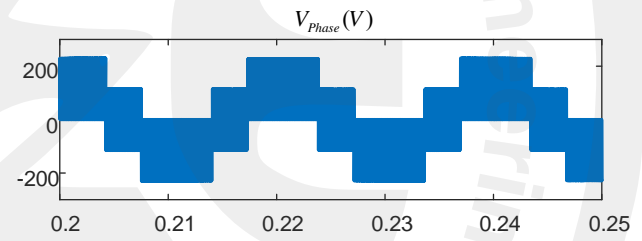
پ)



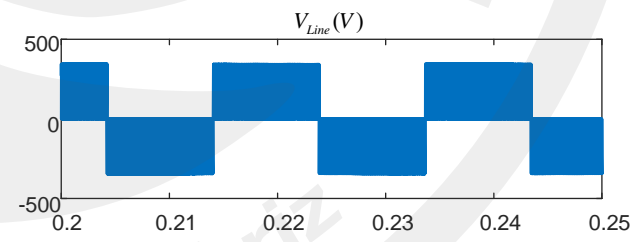
ت)



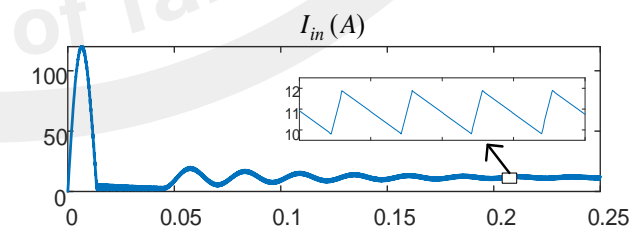
د)



الف)



ب)



پ)

شکل ۱۰: شکل موج ولتاژ المان‌های مبدل پیشنهادی، الف) ولتاژ خروجی DC، ب)، پ) و ت) شکل موج ولتاژ خازن‌ها، د) شکل موج جریان سلف

شکل ۹: شکل موج‌های ورودی و خروجی اینورتر پیشنهادی، الف) شکل موج ولتاژ فاز خروجی ب) شکل موج ولتاژ خط خروجی پ) شکل موج جریان ورودی

- Electronics*, vol. 65, no. 6, pp. 5105-5113, June 2018.
- [10] H. Shen, B. Zhang, D. Qiu and L. Zhou, "A Common Grounded Z-Source DC-DC Converter With High Voltage Gain" *IEEE Transactions on Industrial Electronics*, vol. 63, no. 5, pp. 2925-2935, May 2016.
- [11] M. Nguyen, T. Duong, Y. Lim and J. Choi, "High Voltage Gain Quasi-Switched Boost Inverters With Low Input Current Ripple" *IEEE Transactions on Industrial Informatics*, vol. 15, no. 9, pp. 4857-4866, Sept. 2019.
- [12] Y. Gu, Y. Chen and B. Zhang, "Enhanced-Boost Quasi-Z-Source Inverter With an Active Switched Z-Network" *IEEE Transactions on Industrial Electronics*, vol. 65, no. 10, pp. 8372-8381, Oct. 2018.
- [13] X. Zhu, B. Zhang and D. Qiu, "Enhanced boost quasi-Z-source inverters with active switched-inductor boost network" *IET Power Electronics*, vol. 11, no. 11, pp. 1774-1787, 2018.

تمامی شکل موج‌های مذکور تطابق کامل با روابط ارائه شده برای مبدل پیشنهادی را دارا می‌باشند و این امر صحت روابط ارائه شده برای اینورتر پیشنهادی را نشان می‌دهد.

۶- نتیجه‌گیری

در این مقاله، یک ساختار جدید برای اینورتر شبه منبع امپدانس غیر ایزوله با یک سویچ فعال از نوع (EB-ASqZSI) با ضریب بوست بالا ارائه شده است. ساختار پیشنهادی توانایی حذف جریان هجومی، جریان ورودی پیوسته، بهره ولتاژ بسیار زیاد و زمین مشترک بین منبع DC و ساق‌های اینورتر را دارا می‌باشد. این ساختار نسبت به اینورتر شبه منبع امپدانس حاوی سویچ فعال (EB-ASqZSI) دارای یک سلف و دو دیود کمتر و یک خازن بیشتر بوده و میزان بوست ولتاژ آن بیشتر از دو برابر میزان بوست ساختار مورد مقایسه می‌باشد. برای ولتاژ ورودی و ولتاژ خروجی یکسان، اینورتر پیشنهادی ضریب مدولاسیون بزرگ‌تری را دارا بوده و در بازه اتصال کوتاه کم ولتاژ خروجی با کیفیت مناسب‌تر را می‌تواند تولید کند. از طرف دیگر، ساختار پیشنهادی در مقایسه با ساختارهای ارائه شده اخیر از نظر استرس سویچ، تعداد اجزای پسیو و ریپل جریان ورودی دارای برتری محسوس می‌باشد. نتایج شبیه‌سازی صحت عملکرد ساختار پیشنهادی را تایید نموده و تطابق کامل بین روابط محاسبه شده برای اینورتر پیشنهادی با نتایج شبیه‌سازی نشان داده شده است.

مراجع

- [1] F. Z. Peng, "Z-source inverter" *IEEE Transactions on Industry Applications*, vol. 39, no. 2, pp. 504-510, March-April 2003.
- [2] J. Anderson and F. Z. Peng, "Four quasi-Z-Source inverters" *IEEE Power Electronics Specialists Conference*, Rhodes, pp. 2743-2749, 2008.
- [3] C. J. Gajanayake, L. F. Lin, G. H. Beng, "So Ping Lam and S. L. Kian, "Extended boost Z-source inverters" *IEEE Energy Conversion Congress and Exposition*, San Jose, pp. 3845-3852, 2009.
- [4] M. Nguyen, Y. Lim and G. Cho, "Switched-Inductor Quasi-Z-Source Inverter" *IEEE Transactions on Power Electronics*, vol. 26, no. 11, pp. 3183-3191, Nov. 2011.
- [5] D. Li, P. C. Loh, M. Zhu, F. Gao and F. Blaabjerg, "Generalized Multicell Switched-Inductor and Switched-Capacitor Z-Source Inverters" *IEEE Transactions on Power Electronics*, vol. 28, no. 2, pp. 837-848, Feb. 2013.
- [6] V. Jagan, J. Kotturu and S. Das, "Enhanced-Boost Quasi-Z-Source Inverters With Two-Switched Impedance Networks" *IEEE Transactions on Industrial Electronics*, vol. 64, no. 9, pp. 6885-6897, Sept. 2017.
- [7] M. Nguyen, T. Le, S. Park and Y. Lim, "A Class of Quasi-Switched Boost Inverters" *IEEE Transactions on Industrial Electronics*, vol. 62, no. 3, pp. 1526-1536, March 2015.
- [8] M. Nguyen, T. Le, S. Park, Y. Lim and J. Yoo, "Class of high boost inverters based on switched-inductor structure" *IET Power Electronics*, vol. 8, no. 5, pp. 750-759, 2015.
- [9] M. Nguyen, T. Duong, Y. Lim and Y. Kim, "Switched-Capacitor Quasi-Switched Boost Inverters" *IEEE Transactions on Industrial*